

一种新颖的同步整流驱动电路

顾亦磊¹, 黄贵松², 章进法², 吕征宇¹, 钱照明¹

(1. 浙江大学电气工程学院, 浙江 杭州 310027; 2. 台达电力电子研发中心, 上海市 浦东区 201209)

A NOVEL SYNCHRONOUS RECTIFIER DRIVING CIRCUIT

GU Yi-lei¹, HUANG Gui-song², ZHANG Jin-fa², LU Zheng-yu¹, QIAN Zhao-ming¹

(1. College of Electrical Engineering, Zhejiang University, Hangzhou 310027, Zhejiang Province; China;
2. Delta Power Electronics center, Pudong District, Shanghai 201209, China)

ABSTRACT: A novel charge-retention circuit, which can deal with the issue of dead time occurring in the self-driving circuit for synchronous rectifier typically adopted on the secondary side of the following topologies: dual-switch forward converter, resonant reset forward converter, RCD reset forward converter, is presented in this paper. Comparing with the existing charge-retention driving circuit, it has the merits of simplified structure, shorter common conduction time, better immunity to interference and reduced driving loss. Finally, both the validity and practicability are verified by the experimental results.

KEY WORDS: Electric power engineering; Synchronous rectifier; Retention; Forward

摘要: 电荷自维持电路可以较好地解决双管正激变换器、谐振复位正激变换器、RCD 复位正激变换器等拓扑同步整流采用自驱动方案而出现的死区问题。该文提出了一种新颖的电荷自维持电路, 它比现有的电荷自维持电路在结构上更加简单, 共态导通的时间更加短, 抗干扰能力更强, 驱动损耗更小。最后通过实验验证了该电路的有效性和实用性。

关键词: 电力工程; 同步整流; 自维持; 正激

1 引言

目前同步整流技术已经广泛应用于低压大电流输出的DC/DC模块电源中^[1-4]。同步整流技术中最关键的是同步整流开关的驱动技术^[5-10]。自驱动是PWM型DC/DC变换器同步整流驱动的一种简单而有效的方法^[11]。但是对于变压器上电压波形不是完整的方波的拓扑, 自驱动的效果并不理想, 会有

一段驱动死区, 从而降低了变换器的效率^[12]。例如双管正激变换器、谐振复位正激变换器、RCD复位正激变换器等都存在这个问题。

文献[13]提供了两种驱动方法, 都可以解决上述的问题。第一种是副边电流驱动的方法, 即采样副边电流信号来决定同步整流开关的通断。这种方法需要用到电流互感器, 不适用于小型化模块, 而且在大电流输出的情况下会带来附加的损耗。第二种是门极电荷自维持的方法, 此方法电路比较简单, 但在实际应用中, 驱动效果有一定的不足。本文提出另一种新颖的电荷自维持电路, 在结构上更简单, 效果上更佳。

2 现有的电荷自维持电路的分析

下面的分析以双管正激变换器为例。图1是现有的电荷自维持电路的基本结构^[13], 其特点是在续流管 S_{R2} 的门极增加了一个辅助二极管 D_a 和辅助开关 S_a 。下面给出了其等效电路的简单原理。图2(a)是 S_{R2} 的驱动等效电路。 C_{SR2} 是 S_{R2} 的输入寄生电容。图2(b)是对应的工作波形。假如直接采用自驱动, 则 S_{R2} 的驱动电压为 V_1 , 存在一段同步整流驱动的死区 t_{dead} 。在这段时间里, 由 S_{R2} 的体二极管承受输出电流, 从而严重影响传输效率。但是经过 D_a 和 S_a 的整形, S_{R2} 的驱动电压波形变成了 V_2 , 填补了死区时间 t_{dead} , 可以大幅度地提高变换效率。

该电路的存在以下不足。

(1) 在 S_{R2} 的关断过程中, 当变压器副边电压上正下负的时候, S_{R1} 、 S_a 同时导通, S_{R2} 的关断要等到其门极电压被 S_a 放电至开通阈值电压 U_{T1} 以下, 即 S_{R2} 的关断要滞后 S_{R1} 的开通, S_{R1} 和 S_{R2} 有

基金项目: 国家自然科学基金项目(50237030ZD)。

Project supported by National Natural Science Foundation of China (50237030ZD).

一个较大的共态导通的时间,造成导通损耗增加。如果不考虑线路电感的影响,并且将 S_{R2} 的门极电容近似为一个值为 C_{iss} 的线性电容 (C_{iss} 的值可以从器件手册里查得),那么共态导通时间可以表示为

$$t_{cross1} = -R_{on} C_{iss} \ln \frac{U_{T1}}{U_1} \quad (1)$$

式中 R_{on} 为 S_a 的导通电阻; U_1 是 S_{R2} 的驱动电压幅值,也就是续流阶段 $[(1-D)T]$ 变压器副边的电压。

(2) S_{R2} 截止时,门极通过 S_a 至零电位,而同步整流 MOSFET 的门极导通阈值电压一般比较低 ($2 \sim 3V$),所以容易受到外界干扰,也会产生共态导通的问题。

(3) C_{SR2} 上的电荷在 S_a 导通期间放到零,能量全部损耗在 S_a 上,造成驱动损耗的增加。该部份损耗可以近似表示为

$$P_{loss} = \frac{1}{2} U_1 Q_g f \quad (2)$$

式中 U_1 为驱动电压的幅度; Q_g 为门极电荷,可以从器件手册里查得; f 为开关频率。

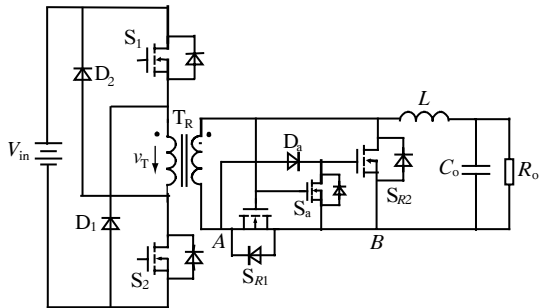


图1 现有的电荷自维持电路

Fig.1 Existing charge retention circuit

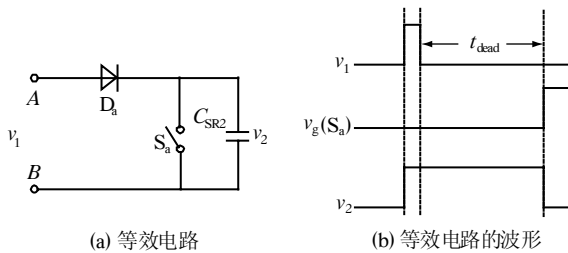


图2 等效电路和波形

Fig.2 Equivalent circuit and waveform

3 新颖的电荷自维持电路

图3所示的是本文所推荐的新颖的电荷自维持电路。从结构上看比原先的电荷自维持电路减少了一个辅助二极管,并且辅助开关的位置也改变了。

图4是对应的等效电路和工作波形。当 v_1 电压升高时,由于 S_a 的体二极管的存在,所以不管 S_a 有

没有导通, v_2 的电压总会跟随 v_1 。但是当 v_1 电压降低时,只要 S_a 没有导通, v_2 并不会随着 v_1 降低而降低。只有在 S_a 导通并且 v_1 为零或负值的情况下, S_{R2} 上的门极电荷才会被放掉,从而关断 S_{R2} 。

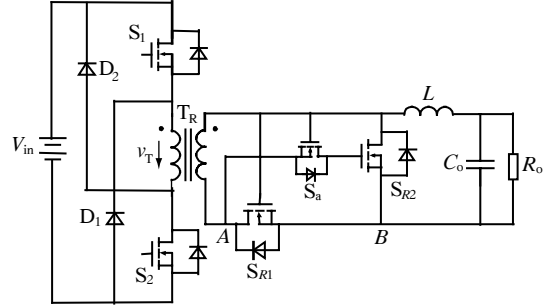


图3 新颖的电荷自维持电路

Fig.3 Novel charge retention circuit

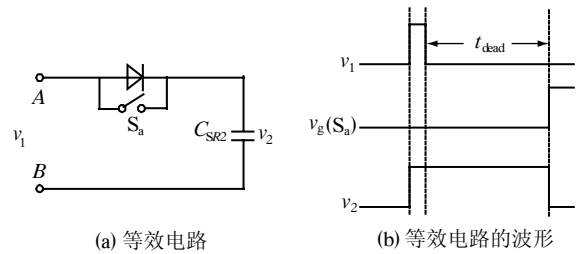


图4 新电路等效电路和波形

Fig.4 Equivalent circuit and waveform for new circuit

图5是这个电荷自维持电路的详细工作波形(对应于图3)。在 t_0 到 t_1 时刻,主开关 S_1 、 S_2 导通,变压器上电压上正下负, S_{R1} 和 S_a 都导通, S_{R2} 处于关断状态。输出电流流经 S_{R1} 。在 t_1 时刻,主开关 S_1 、 S_2 关断,复位二极管 D_1 、 D_2 导通,变压器上电压为下正上负。 S_{R1} 和 S_a 的门极电压为零,所以 S_{R1} 、 S_a 截止。而变压器下正上负的电压通过 S_a 的体二极管对 S_{R2} 门极电容充电而使 S_{R2} 导通。这样输出电流由 S_{R1} 转向 S_{R2} 。在 t_2 时刻,变压器复位过程结束, D_1 、 D_2 截止,变压器上电压变为零。由于 S_a 继续保持截止状态,并且 S_a 的体二极管处于反偏状态, S_{R2} 门极电荷无放电回路,电压维持不变,因此 S_{R2} 继续导通。在 t_0' 时刻,主开关 S_1 、 S_2 导通,变压器上电压又变为上正下负,使得 S_{R1} 和 S_a 导通,而 S_a 导通使得 S_{R2} 门极电压迅速下降到零使其截止,新的开关周期开始,重复上述过程。从以上的分析可以看到,同步整流的驱动死区由于电荷自维持的功能而消失。另外,在 t_0 时刻,由于 S_{R2} 的门极电容放电电流,可以帮 S_{R1} 承担一部分负载电流,从而减小 S_{R1} 的导通损耗。或者可以理解为 S_{R2} 门极电容上的能量部分回馈到电感 L 上。这样同步整流的驱动损耗可以降低。

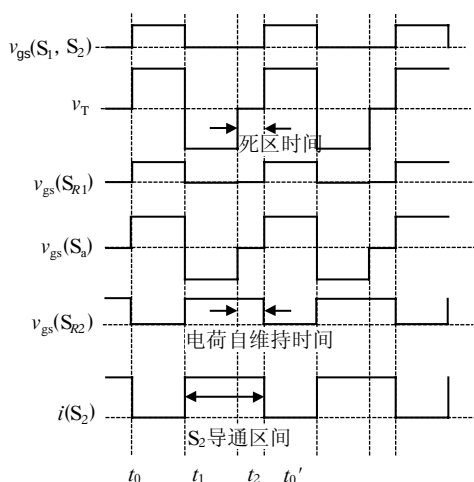


图5 详细的工作波形

Fig.5 Detailed operation waveform

在实际应用中,由于副边开关寄生电容的存在,图3所示的电荷自维持电路还是可能会出现一定的共态导通现象。其共态导通时间可以表示为

$$t_{\text{cross2}} = -R_{\text{on}} C_{\text{iss}} \ln \frac{U_{T1} + U_2}{U_1 + U_2} \quad (3)$$

式中 U_{T1} 、 R_{on} 、 C_{iss} 的意义和公式(1)中相同; U_2 是整流阶段(DT)变压器副边的电压。

要解决这个问题有两个方法:①对主电路进行延时;②对控制电路进行延时。对主电路的延时通常采用串连电感的方法。而采用饱和电感可以做到电平跳变的延时又基本不影响其它时间段的工作条件,是较好的选择。另外为了减小体积和降低成本也可以利用变压器的漏感作为延时电感。图6所示的是采用饱和电感作主电路延时的电路图。当变压器上电压出现上正下负时, S_a 导通,从而将 S_{R2} 的门极电容上电压放到零,同时 S_{R1} 也由于门极高电平而开通。但是由于饱和电感的存在, ab 间的电压的上升会延迟一段时间,即使 S_{R1} 和 S_{R2} 共态导通也不会有大的短路电流产生,而经过这段时间 S_{R2} 已经关断。其中饱和电感的选择和设计可以根据以下的公式

$$nA_w \geq \frac{U_2 t_{\text{cross2}}}{B_m} \quad (4)$$

式中 n 是饱和电感的匝数; A_w 是饱和电感的截面积; B_m 是饱和电感的饱和磁感应强度。

图7所示的是利用控制电路的延时来解决共态导通问题。PWM芯片输出的PWM信号经过一个延时电路后作为驱动电路的输入信号,然后再由驱动电路去驱动 S_1 和 S_2 。另外未经延时的PWM

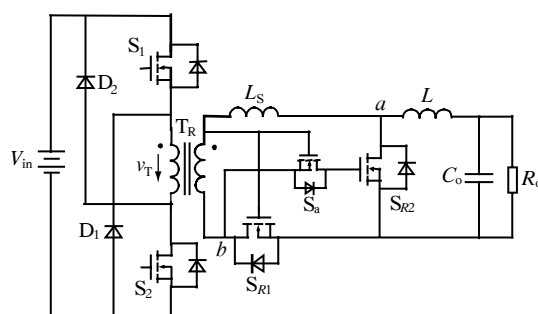


图6 主电路延时方案

Fig.6 Power circuit delay scheme

信号经过一个隔离电路后去控制 S_a 。这样, S_a 的开通就会略微提前于 S_1 、 S_2 的开通。也就是说 S_{R2} 的关断会略微提前于 S_{R1} 的开通,就可以避免共态导通现象的出现。其中延时电路的RC时间常熟可以根据以下的公式来设计

$$RC \geq -\frac{t_{\text{cross2}}}{\ln(1 - \frac{U_{T2}}{U_3})} \quad (5)$$

式中 U_{T2} 是驱动电路的输入阈值电压; U_3 是PWM信号的高电平; PWM信号的low电平假设为0。

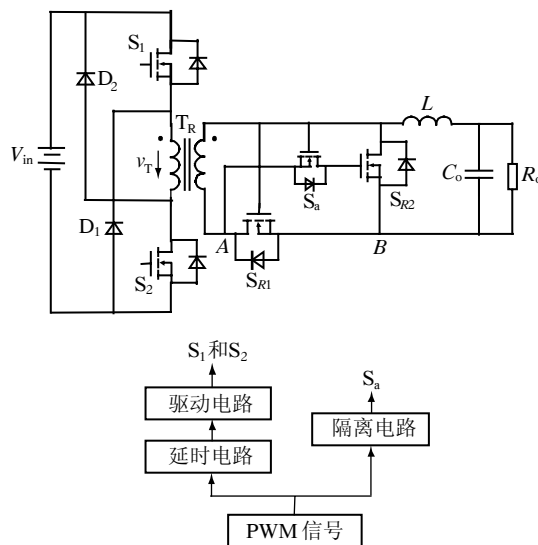


图7 控制电路延时方案

Fig.7 Control circuit delay scheme

图8所示的是所推荐的门极电荷自维持方案更加实用的变形电路。在这个电路中,外加了两个辅助绕组,利用辅助绕组上的电压作为同步整流的驱动电压。这种方案下的工作过程和工作波形和图3中的方案略有不同。

图9为这种方案下的工作波形。其电荷自维持的原理还是和图3的方案一样。但是同步整流的驱动电压中会出现负电压。负的驱动电压可以加速关断,减少共态导通的时间,并且也可以增强抗干扰

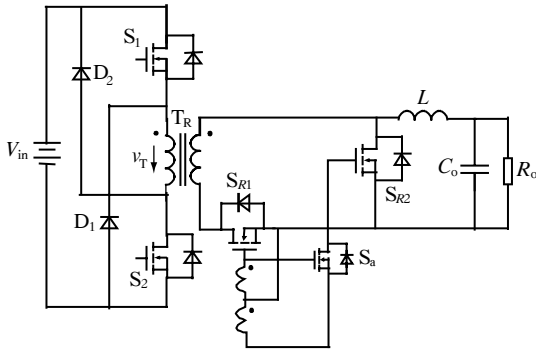


图8 更实用的变形电路
Fig.8 Evolutional circuit

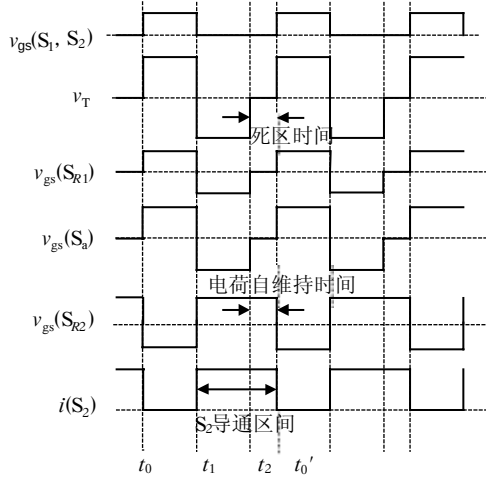


图9 变形电路的工作波形

Fig.9 Operation waveform for evolutional circuit

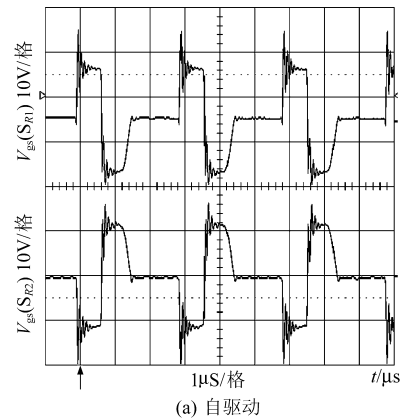
能力。因为文献[6]中的电路中 S_{R2} 的关断是通过 S_a 的导通将 S_{R2} 的门极接到零电平，所以即使采用辅助绕组， S_{R2} 的驱动电压中不可能出现负电压。图8所示的电路相对于图3所示的电路还有一个优点：当变压器副边电压不适合作为同步整流的驱动电压（过高或者过低）时，可以通过调节辅助绕组的匝数来改变驱动电压。这个电路虽然可以减少共态导通的时间，但是在开关管寄生电容比较大的时候还是会受到共态导通的困扰。因此将图8的电路和图6或图7的延时方案结合起来是更佳的选择。

4 实验结果

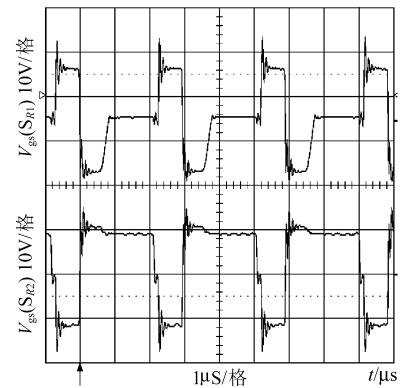
为了进一步验证以上分析的正确性和所推荐电路的实用行，分别制作了一个直接采用自驱动方案的双管正激变换器和一个采用图8和图6方案的结合的双管正激变换器。这两个变换器的规格相同，其规格和主要参数如下：输入电压 V_{in} 为 36~75V；输出电压 V_o 为 5V；输出电流 I_o 为 0~10A；工作频率 f 为 350kHz；主开关 S_1, S_2 为 IRF120；复位二极管 D_1, D_2 为 EC20QS10；同步整流管 S_{R1}, S_{R2} 为

HAT2036*3；辅助开关 S_a 为 K941；变压器变比 n 为 6:2；饱和电感 L_s 为 $\Phi 10\text{mm}$ ，1匝。

在 75V 输入时，占空比最小，自驱动方案中同步整流的驱动死区也最大。图10是在75V输入时同步整流驱动电压波形。可以看到采用自驱动方案时两个驱动电压有一段较长的死区，而采用所推荐的方案后该死区消失。图11是两种方案的效率对比。可以看到采用所推荐的门极电荷自维持电路后效率明显升高，特别是在75V输入时，有4.5%的效率提升。



(a) 自驱动



(b) 推荐的电路

图10 实验波形：同步整流驱动电压

Fig.10 Experimental waveform: driving voltage waveform

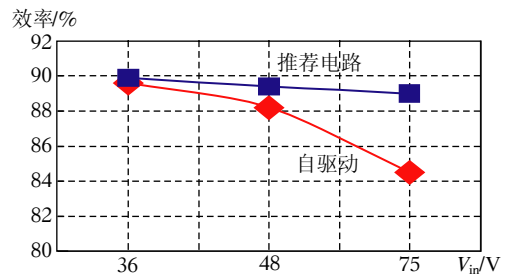


图11 效率曲线

Fig.11 Conversion efficiency

5 结论

本文所推荐的电荷自维持电路非常适合用来解决同步整流驱动死区问题。它比现有的电荷自维

持驱动电路结构上更加简单,共态导通的时间更加短,抗干扰能力更强,驱动损耗更小。

参考文献

- [1] 胡有文,丁志刚,游志青. 变压器副边电流箝位 DC/DC ZVS 全桥墩变换器[J]. 中国电机工程学报, 2003, 23(12): 153-159.
Hu Yuwen, Ding Zhigang, You Zhiqing. A novel ZVS full bridge DC/DC converter employing current clamping in the secondary side of transformer[J]. Proceedings of the CSEE, 2003, 23(12): 153-159.
- [2] 顾亦磊,陈世杰,吕征宇,等. 单开关 DC/DC 变换器软开关的一种实现策略[J]. 中国电机工程学报, 2004, 24(11): 130-133.
Gu Yilei, Chen Shijie, Lu Zhengyu *et al.* Strategy for single switch DC/DC converters to achieve soft switching[J]. Proceedings of the CSEE, 2004, 24(11): 130-133.
- [3] Yilei Gu, Zhengyu, Zhaoming Qian. DC/DC topology selection criterion[C]. IEEE IPEMC Proceedings, 2004, 508-512.
- [4] Rozman A F, Richardson. Low loss synchronous rectifier for application to clamped-mode forward[P]. US Patent: 5303138, 1994-04-12.
- [5] Fronk K T, Derry. Synchronous rectifier drive mechanism for resonant reset forward converters[P]. US Patent: 6181578, 2001-01-30.
- [6] Murakami N, Namiki H, Sakakibara K. A simple and efficient synchronous rectifier for forward DC-DC converters[C]. IEEE APEC Proceedings, 1993, 463-468.
- [7] 胡宗波,张波. 同步整流器中 MOSFET 的双向导电特性和整流损耗研究[J]. 中国电机工程学报, 2002, 22(3): 88-93.
Hu Zongbo, Zhang Bo. Study on bi-directional conductivity and power loss of power MOSFETS in synchronous rectifiers [J]. Proceedings of the CSEE, 2002, 22(3): 88-93.
- [8] 张海源,吴卉,邹祖冰,等. 同步整流下对称半桥倍流变换器的建模分析[J]. 中国电机工程学报, 2003, 23(8): 66-70.
Zhang Haiyuan, Wu Hui, Zou Zubing *et al.* Modeling and analysis of symmetrical half bridge current-doubler converter with synchronous rectifier applied[J]. Proceedings of the CSEE, 2003, 23(8): 66-70.
- [9] 胡宗波,张波. 新型栅极电荷保持驱动同步整流器的研究[J]. 电工技术学报, 2002, 22(3): 45-50.
Hu Zongbo, Zhang Bo. Study on a novel gate charge retention voltage-driven synchronous rectifier[J]. Transactions of China Electrotechnical Society, 2002, 22(3): 45-50.
- [10] Tan F D. The forward converter: Extension to include synchronous rectifiers and current doublers[C]. INTELEC 2002.
- [11] Xie X F, Liu J C P, Poon F N K *et al.* Two methods to drive synchronous rectifiers during dead time in forward topologies [C]. IEEE APEC, 2000, 2: 993-999.
- [12] Alpha J Zhang, Guisong Huang, Yilei Gu. Synchronous rectifier circuit[P]. US Patent, No.: 6370044, Apr. 9, 2002.
- [13] Huang Guisong, Gu Yilei, Liu Zhizheng *et al.* Resonant reset dual switch forward DC-to-DC converter[P]. US Patent: 6469915, 2002-10-22.

收稿日期: 2004-08-19。

作者简介:

顾亦磊: (1978-), 男, 博士研究生, 现从事电力电子电路拓扑和电源系统集成的研究。